

NAPONOM KONTROLISAN OTPORNIK SA NEGATIVNIM OTPORNOSTIMA U BiFET TEHNOLOGIJI

Nikša Tadić, Desa Gobović¹

***Ključne riječi:** Kolo sa negativnom otpornošću, naponom kontrolisan otpornik, naponom kontrolisan strujni izvor, naponsko procesiranje, polovljenje ulaznog napona, strujno procesiranje*

SAŽETAK:

U radu se prikazuje potpuno plivajući naponom kontrolisan otpornik (voltage controlled resistor - VCR) sa negativnim otpornostima, sa širokim opsegom ulaznog napona. Bazira se na polovljenju ulaznog napona, uz korišćenje jednog spojnog tranzistora sa efektom polja (junction field effect transistor - JFET) u omskoj oblasti rada i naponom kontrolisanog strujnog izvora (voltage controlled current source - VCCS). Kontrolni parametar ovog strujnog izvora je ulazni napon kontrolisanog otpornika, a realizovan je korišćenjem strujnog prenosnika druge generacije (the second generation current conveyor - CCII) sa bipolarnim spojnim tranzistorima (bipolar junction transistors - BJTs). Performanse predloženog kontrolisanog otpornika simulirane su korišćenjem programskog paketa PSpice.

1. UVOD

Prvi poluprovodnički elementi sa negativnim otpornostima, nazvani tunelska dioda i Gunn-ova dioda, otkriveni su 1958. i 1963. godine, respektivno [1]-[3]. Intenzivna istraživanja novih kola koja prikazuju negativne otpornosti u dijelu njihovih strujno-naponskih karakteristika nastavljena su zbog veoma široke oblasti njihove primjene u pojačavačima, oscilatorima, multivibratorima, modulatorima, detektorima, pa čak i u mjerenju otpornosti [4].

Gotovo sva kola sa negativnim otpornostima koja se mogu naći u dostupnoj literaturi nakon otkrića tunelske diode i Gunn-ove diode sastoje se od kombinacija BJT-ova, JFET-ova i metal-oksidi-poluprovodnik tranzistora sa efektom polja (metal-oxide-semiconductor field effect transistors - MOSFETs), sa izuzetkom kola koja se baziraju na tiristorskim strukturama. Na primjer, u radu [5] predstavljena su dva algoritma za generisanje kola sa negativnim otpornostima korišćenjem linearnih pozitivnih otpornosti i dva tranzistora (BJT-

¹Dr Nikša Tadić, Elektrotehnički fakultet, Podgorica.

Prof. dr Desa Gobović, West Virginia State College, Institute, WV, USA.

a, ili JFET-a, ili MOSFET-a). Sva kola nastala pomoću ovih algoritama ne zahtijevaju korišćenje napona za napajanje, i mogu se koristiti kao kola sa negativnim otpornostima sa dva pristupa, kao tunelska i Gunn-ova dioda. Međutim, vrijednosti negativnih otpornosti ovih kola su fiksne. Sljedeći nedostatak klasičnih kola sa negativnim otpornostima ogleda se u nemogućnosti jednostavnog podešavanja parametara kao što su vršna struja (napon), i "dolinska" struja (napon) prema zahtjevima specifikacije kola. Osim toga, njihove strujno-naponske karakteristike sa negativnim nagibom ne prolaze kroz koordinatni početak. Konačno, linearnost ovih karakteristika je veoma loša. Ovi nedostaci su prevaziđeni u rješenjima [6]-[9]. Sa druge strane, rješenja [6]-[8] imaju relativno mali ulazni naponski opseg (manji od 2 V). VCR sa negativnim otpornostima [9] ima ulazni naponski opseg koji je mnogo veći zahvaljujući korišćenju naponom kontrolisanog naponskog izvora. Međutim, ovaj kontrolisani otpornik nije u potpunosti plivajućeg tipa.

Svi prethodno navedeni nedostaci prevaziđeni su u ovom radu korišćenjem novog pristupa u projektovanju kola sa negativnim otpornostima. U ovom radu se prikazuje potpuno plivajući VCR sa negativnim otpornostima, sa širokim opsegom ulaznog napona, i sa strujno-naponskim karakteristikama sa negativnim nagibom visoke linearnosti koje prolaze kroz koordinatni početak. Realizovan je u BiFET tehnologiji, i bazira se na polovljenju ulaznog napona [9]-[11], uz korišćenje VCCS-a i jednog JFET-a. Simulacioni rezultati za ulazne napone do ± 5 V pokazuju visoke performanse predloženog kola.

2. OPIS KOLA

Električna šema predloženog VCR-a sa negativnim otpornostima prikazana je na Sl.1. Struja drejna JFET-a J_1 u omskoj oblasti rada data je relacijom [12],

$$I_D = \frac{2I_{DSS}}{V_P^2} \left[(V_{GS} - V_P)V_{DS} - \frac{1}{2}V_{DS}^2 \right] \quad (1)$$

gdje je I_{DSS} struja zasićenja, V_P je napon stiskanja kanala, V_{GS} je napon gejt-sors, i V_{DS} je napon drejn-sors. U cilju dobijanja linearne relacije između struje drejna I_D i napona drejn-sors V_{DS} uvodi se kolo za analogno naponsko procesiranje realizovano pomoću operacionih pojačavača OA_1 i OA_2 i odgovarajućih otpornika. Naponi gejt-sors V_{GS} i gejt-drejn V_{GD} sada su dati sa

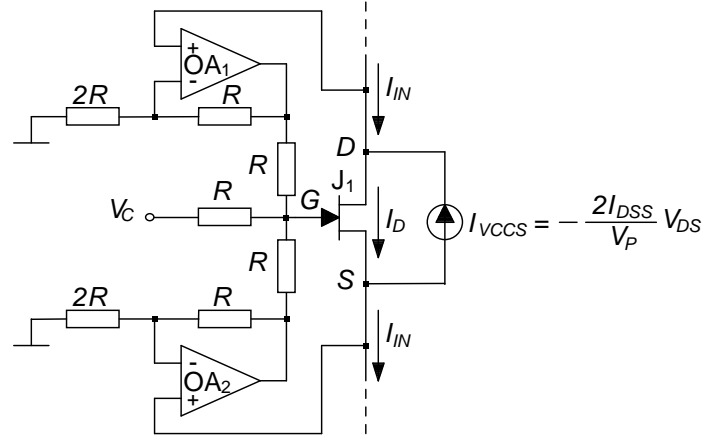
$$V_{GS} = \frac{1}{2}V_{DS} + \frac{1}{3}V_C \quad (2)$$

$$V_{GD} = -\frac{1}{2}V_{DS} + \frac{1}{3}V_C \quad (3)$$

gdje je V_C kontrolni napon. Prethodne dvije relacije pokazuju da kolo za analogno naponsko procesiranje signala obavlja polovljenje ulaznog napona kontrolisanog otpornika, koji se poklapa sa naponom drejn-sors V_{DS} JFET-a J_1 .

Kombinovanjem relacija (1) i (2) dobija se da se struja drejna I_D izražava sa:

$$I_D = \frac{2I_{DSS}}{V_P^2} \left(\frac{1}{3}V_C - V_P \right) V_{DS} \quad (4)$$



Slika 1. Električna šema predloženog VCR-a sa negativnim otpornostima.

Vodeći računa da je za omski režim rada JFET-a J_1 neophodno da budu ispunjeni uslovi:

$$0 > V_{GS} > V_P \quad (5)$$

$$0 > V_{GD} > V_P \quad (6)$$

Kombinovanjem relacija (2), (3), (5), i (6) dobijaju se granice opsega ulaznog napona V_{DS} i opsega kontrolnog napona V_C

$$0 < V_{DS} < -V_P \quad (7)$$

$$3V_P + \frac{3}{2}V_{DS} < V_C < -\frac{3}{2}V_{DS} \quad (8)$$

Uzimajući u obzir relacije (4) i (8), jasno je da je na ovaj način dobijen linearni promjenljivi otpornik sa strujom drejna I_D kao ekvivalentnom strujom kontrolisanog otpornika, ali sa pozitivnim otpornostima. Da bi se dobio VCR sa negativnim otpornostima potrebno je uključiti i dodatno kolo za analognu strujno procesiranje, koje je na Sl.1 predstavljeno VCCS-om čija je struja data sa

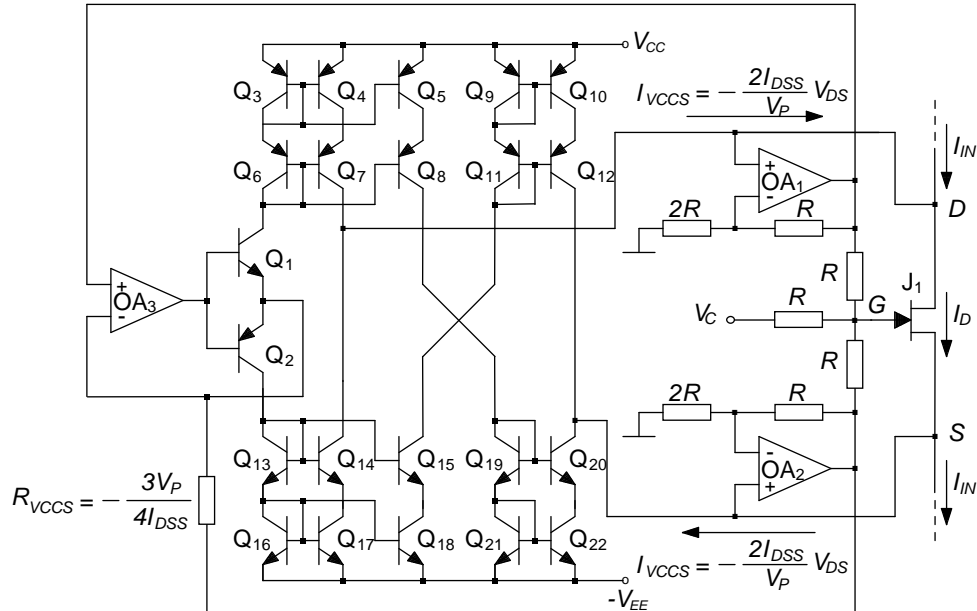
$$I_{VCCS} = -\frac{2I_{DSS}}{V_P} V_{DS} \quad (9)$$

koja se kontroliše pomoću ulaznog napona V_{DS} predloženog promjenljivog otpornika. Ulazna struja I_{IN} ovog kontrolisanog otpornika sada je data relacijom

$$I_{IN} = I_D - I_{VCCS} = I_D + \frac{2I_{DSS}}{V_P} V_{DS} = \frac{2I_{DSS}}{3V_P^2} V_C V_{DS}. \quad (10)$$

Na ovaj način postoji linearna veza između ulazne struje I_{IN} i ulaznog napona (napona drejn-sors) V_{DS} kontrolisanog otpornika. Jasno je da njegove strujno-naponske karakteristike prolaze kroz koordinatni početak. Na osnovu relacije (8) vidi se da je kontrolni napon V_C uvijek negativan, pa se može zaključiti da je dobijen potpuno plivajući VCR sa negativnim otpornostima čije su vrijednosti date sa

$$R_{EQ} = \frac{V_{DS}}{I_{IN}} = \frac{3V_P^2}{2I_{DSS}V_C}, \quad (11)$$



Slika 2. Kompletna šema predloženog VCR-a sa negativnim otpornostima.

i koje se mogu mijenjati promjenom vrijednosti kontrolnog napona V_C .

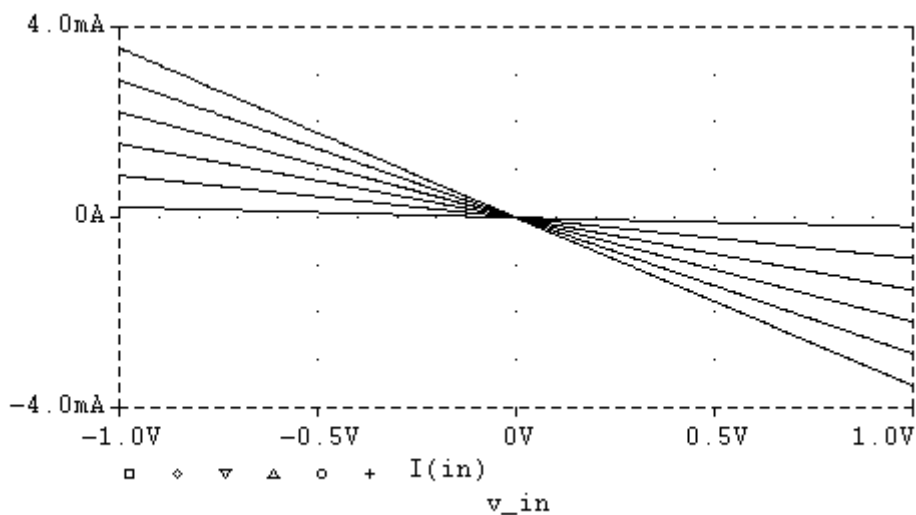
Kompletna šema predloženog VCR-a sa negativnim otpornostima data je na Sl. 2. V_{CCS} sa strujom koja je data relacijom (9) realizovan je primjenom CCII-a [13], uz korišćenje otpornika R_{VCCS} čija je vrijednost određena izrazom

$$R_{VCCS} = -\frac{3V_P}{4I_{DSS}}. \quad (12)$$

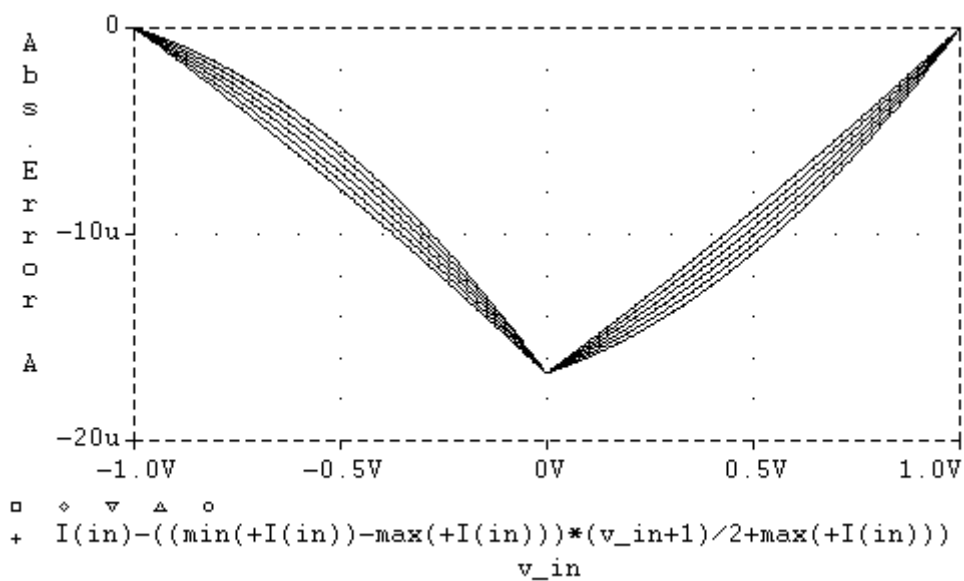
Dakle, realizacija predloženog VCR-a sa negativnim otpornostima zahtjeva poznavanje vrijednosti napona stiskanja kanala V_P i struje zasićenja I_{DSS} upotrebljenog JFET-a J_1 . CCII je implementiran primjenom operacionog pojačavača OA_3 , pojačavača snage Q_1 - Q_2 u klasi B, i niza strujnih ogledala Q_3 - Q_{22} . Jednostavnom analizom kola vidi se da pad napona na otporniku R_{VCCS} uvijek iznosi $1.5V_{DS}$. Dakle, struja kroz otpornik R_{VCCS} , koja je jednaka struji I_{VCCS} , data je izrazom (9). Zbog moguće realizacije u integrisanoj BiFET tehnologiji, strujna ogledala i pojačavač snage u klasi B projektovani su pomoću BJT-ova Q_1 - Q_{22} . Inače, umjesto BJT-ova moguće je koristiti i MOSFET-ove. U tom slučaju, niz tranzistora i operacioni pojačavači mogu se realizovati na jednom čipu u CMOS tehnologiji, dok se JFET J_1 i otpornik R_{VCCS} mogu priključiti integrisanom kolu sa spoljašnje strane, u diskretnoj tehnici. Ovakav pristup je potreban jer nije uobičajeno realizovati na jednom čipu kombinaciju MOSFET-JFET, mada ima izuzetaka [14], [15].

3. SIMULACIONI REZULTATI

Rad predloženog kola prikazanog na Sl.2 simuliran je korišćenjem programskog paketa PSpice. Korišćeni su operacioni pojačavači LF356, n-kanalni JFET J2N5364 ($V_P = -5.835V$,

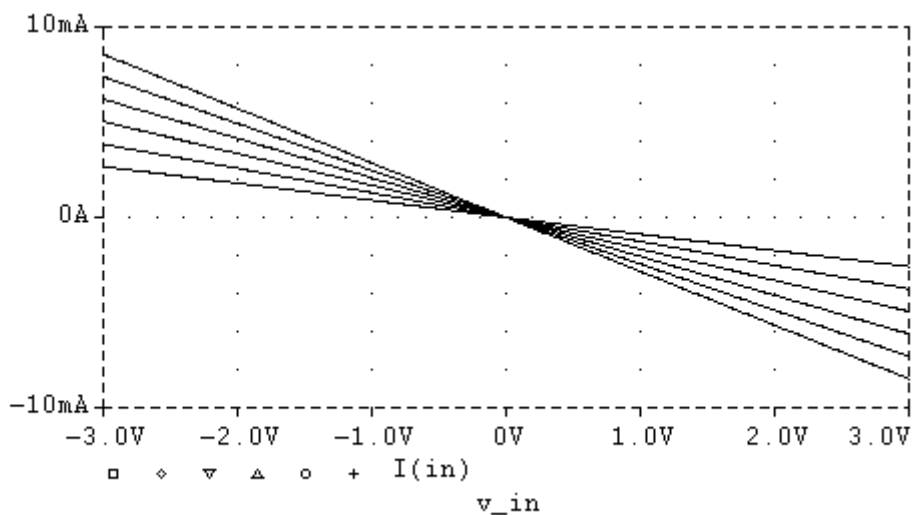


a)

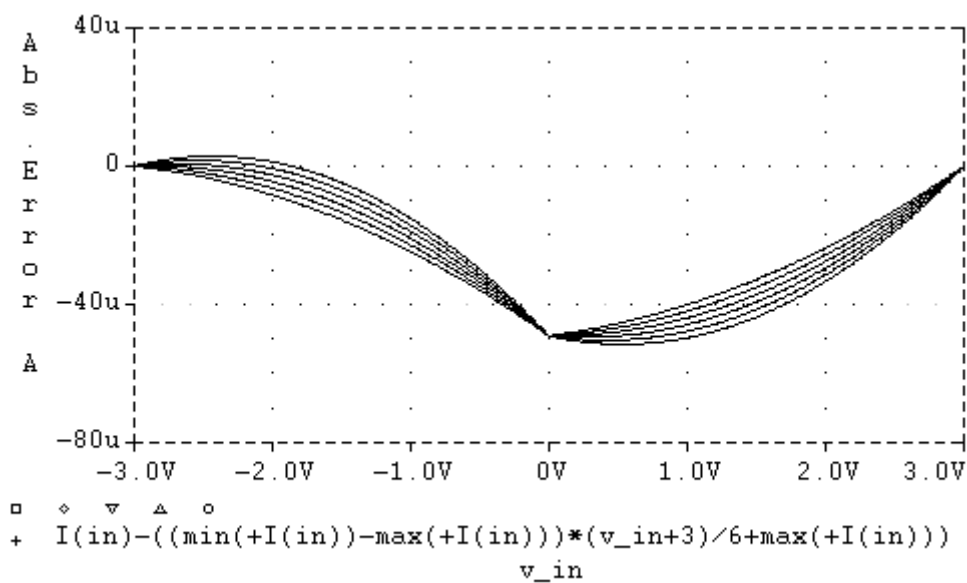


b)

Slika 3. Simulacioni rezultati za $-1\text{V} < V_{DS} = V_{IN} < +1\text{V}$: a) strujno-naponske karakteristike $I_{IN}(V_{DS} = V_{IN})$ sa kontrolnim naponom V_C kao parametrom (od -1.5V do -16V , sa korakom -2.9V), b) odgovarajuće greške linearnosti.

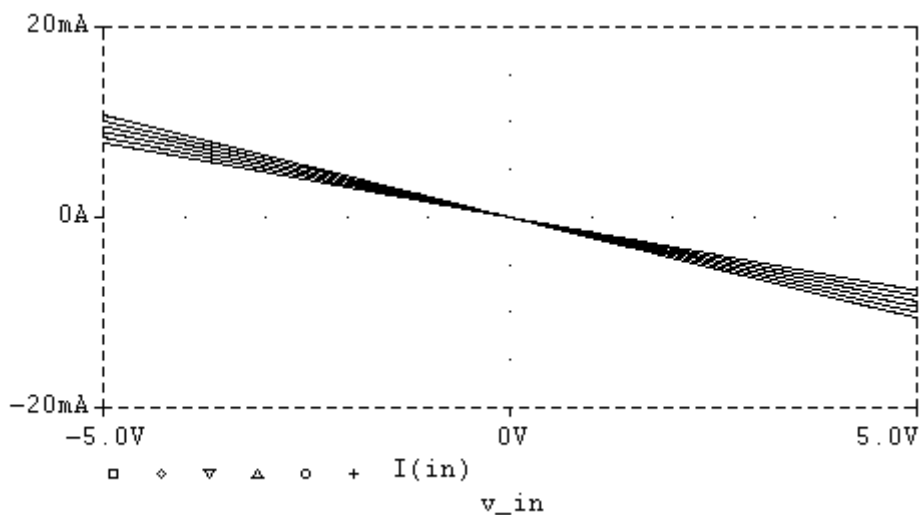


a)

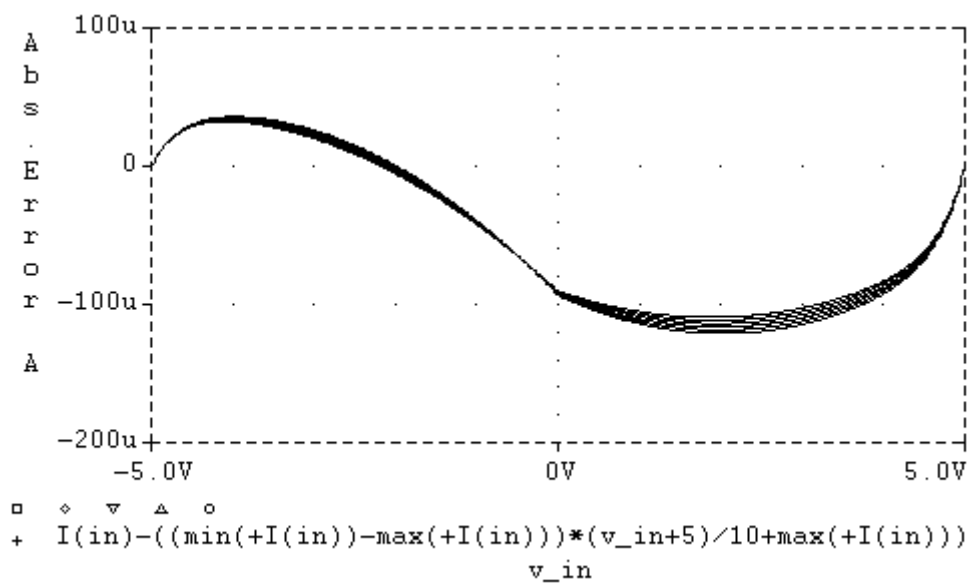


b)

Slika 4. Simulacioni rezultati za $-3\text{V} < V_{DS}=V_{IN} < +3\text{V}$: a) strujno-naponske karakteristike $I_{IN}(V_{DS}=V_{IN})$ sa kontrolnim naponom V_C kao parametrom (od -4.5V do -13V , sa korakom -1.7V), b) odgovarajuće greške linearnosti.

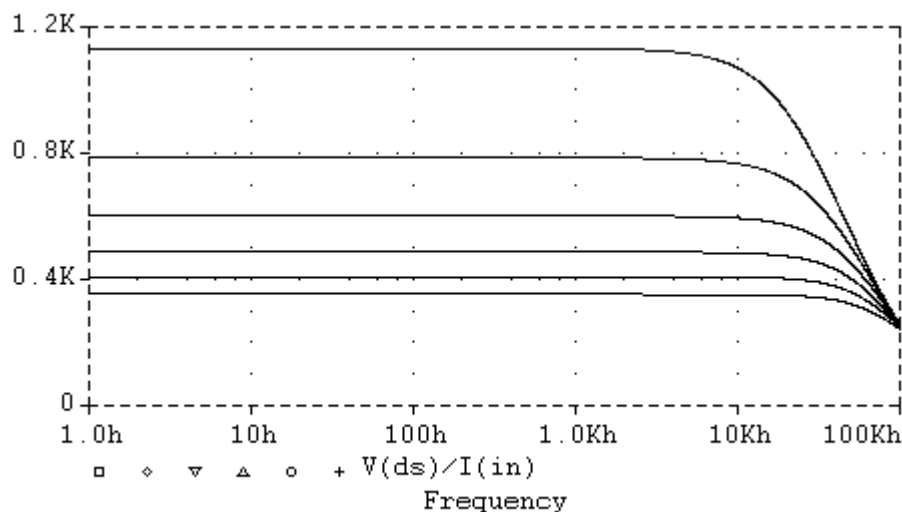


a)



b)

Slika 5. Simulacioni rezultati za $-5\text{V} < V_{DS} = V_{IN} < +5\text{V}$: a) strujno-naponske karakteristike $I_{IN}(V_{DS} = V_{IN})$ sa kontrolnim naponom V_C kao parametrom (od -7.5V do -10V , sa korakom -0.5V), b) odgovarajuće greške linearnosti.



Slika 6. Zavisnost ekvivalentne otpornosti V_{DS}/I_{IN} od frekvencije, uz frekventnu kompenzaciju izvršenu paralelnim vezivanjem kondenzatora kapacitivnosti 10nF sa otpornikom R_{VCCS} .

$I_{DSS}=11.8\text{mA}$), npn BJT-ovi MPS6601, pnp BJT-ovi MPS6651, naponi za napajanje $V_{CC}=V_{EE}=11\text{V}$, otpornici čije su vrijednosti $R=10\text{ k}\Omega$, $R_{VCCS}=-3V_P/4I_{DSS}=371\Omega$.

Slike 3a), 4a), i 5a) prikazuju simulacione strujno-naponske karakteristike $I_{IN}(V_{DS}=V_{IN})$ sa kontrolnim naponom V_C kao parametrom. Ulazni napon V_{IN} (napon drejn-sors V_{DS} JFET-a J_1) mijenja se od -1V do $+1\text{V}$, od -3V do $+3\text{V}$, i od -5V do $+5\text{V}$, respektivno. Kontrolni napon V_C mijenja se od -1.5V do -16V , od -4.5V do -13V , i od -7.5V do -10V , respektivno, sa korakom $(V_{Cmin}-V_{Cmax})/5$. Opsezi kontrolnog napona V_C određeni su u skladu sa relacijom (8). Odgovarajuća absolutna odstupanja od linearnosti strujno-naponskih karakteristika u odnosu na optimalne prave koje prolaze kroz prvu i posljednju tačku svakog ulaznog naponskog opsega prikazane su na Sl. 3b), 4b), i 5b), respektivno.

Zavisnost ekvivalentne otpornosti V_{DS}/I_{IN} od frekvencije prikazana je na Sl.6. Amplituda ulaznog napona $V_{DS}=V_{IN}$ iznosi 3V , a kontrolni napon V_C mijenja se u opsegu od -4.5V do -13V , sa korakom od -1.7V . Gledano sa aspekta frekventnih karakteristika, najproblematičniji dio kola prikazanog na Sl.2 jeste dio CCII-a koji se sastoji od operacionog pojačavača OA_3 sa pojačavačem snage u klasi B [16]. U cilju postizanja što boljih frekventnih karakteristika izvršena je frekventna kompenzacija predloženog kola tako što je paralelno otporniku R_{VCCS} priključen kondenzator kapacitivnosti 10nF. Vidi se da se frekventni opseg smanjuje sa porastom apsolutne vrijednosti ekvivalentne otpornosti, i mijenja se od 10 kHz do 60 kHz.

4. ZAKLJUČAK

U radu je prikazan originalni dizajn naponom kontrolisanog otpornika sa negativnim otpornostima. Bazira se na polovljenju ulaznog napona, uz korišćenje naponom kontrolisanog strujnog izvora i jednog JFET-a. Ovaj promjenljivi otpornik je pogodan za realizaciju u integrisanoj BiFET tehnologiji. Predloženo kolo ima niz prednosti u odnosu na postojeća rješenja kola sa negativnim otpornostima: potpuno plivajuća forma, širok opseg ulaznog napona, strujno-naponske karakteristike sa negativnim nagibom koje prolaze kroz koordinatni početak, i visoka linearnost.

LITERATURA

- [1] L.Esaki: "New phenomenon in narrow germanium p-n junctions", *Phys. Rev.*, vol. 109, p. 603, 1958.
- [2] J.B.Gunn: "Microwave oscillation of current in III-V semiconductors," *Solid-State Comm.*, vol. 1, p. 88, 1963.
- [3] Kroemer: "Theory of the Gunn effect," *Proc. IEEE*, vol. 52, p. 1736, 1964.
- [4] A.A.Khan: "New method of resistance measurement," *Electronics Letters*, vol. 8, no. 22, pp. 548-549, Nov. 1972.
- [5] L.O.Chua, J.Yu, Y.Yu: "Bipolar-FET-MOSFET negative resistance devices," *IEEE Transactions on Circuits and Systems*, vol. 32, pp. 46-61, Jan. 1985.
- [6] S.Pookaiyaudom, W.Surakamponorn, T.Kuhanont: "Integrable electronically variable general-resistance converter - a versatile active circuit element," *IEEE Transactions on Circuits and Systems*, vol. 25, pp. 344-353, June 1978.
- [7] K.Nagaraj: "New CMOS floating voltage-controlled resistor," *Electronics Letters*, vol. 22, no. 12, pp. 667-668, June 1986.
- [8] W.Surakamponorn, V.Riewruja, K.Kumwachara, C.Surawatpunya, K.Anuntahirunrat: "Temperature-insensitive voltage-to-current converter and its applications," *IEEE Transactions on Instrumentation and Measurement*, vol. 48, pp. 1270-1277, Dec. 1999.
- [9] K.Nay, A.Budak: "A variable negative resistance," *IEEE Transactions on Circuits and Systems*, vol. 32, pp. 1193-1194, Nov. 1985.
- [10] M.Banu, Y.Tsividis: "Floating voltage-controlled resistors in CMOS technology," *Electronics Letters*, vol. 18, no. 15, pp. 678-679, July 1982.
- [11] N.Tadić, D.Gobović: "A voltage-controlled resistor in CMOS technology using bisection of the voltage range," in *Proc. IEEE Instrumentation and Measurement Technology Conference*, Baltimore, MD, USA, May 1-4, 2000, pp. 925-930.
- [12] A.S.Sedra, K.C.Smith, *Microelectronic Circuits*, 4th. edition, New York: Oxford University Press, 1998.
- [13] C.Toumazou, F.J.Lidgey, D.G.Haigh, *Analog IC Design: The Current Mode Approach*, Stevenage, U.K.: Peregrinus, 1990.
- [14] U.Roettcher, H.L.Fiedler, G.Zimmer: "A compatible CMOS-JFET pulse density modulator for interpolative high-resolution A/D conversion," *IEEE Journal of Solid-State Circuits*, vol. 21, pp. 446-452, June 1986.

- [15] H.Vogt, G.Zimmer, E.Stein: "Characterization of CMOS compatible JFETs," in *ESSDERC Dig. Tech. Papers*, Aachen FRG, Sept.1985.
- [16] N.Tadić, *Naponom kontrolisani otpornici na bazi otpornog ogledala*, doktorska disertacija, Univerzitet Crne Gore, mart 2000.